

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-29455

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 13/20		P 9307-2G		
		X 9307-2G		
13/28		A 9307-2G		

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21) 出願番号 特願平6-163731

(22) 出願日 平成6年(1994)7月15日

(71) 出願人 000006507

横河電機株式会社

東京都武蔵野市中町2丁目9番32号

(72) 発明者 殿坂 尚紀

東京都武蔵野市中町2丁目9番32号 横河

電機株式会社内

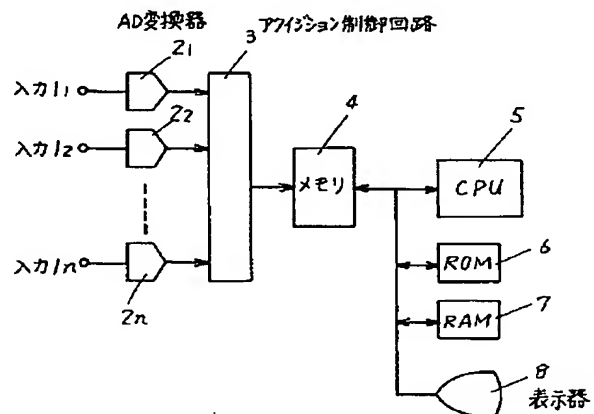
(74) 代理人 弁理士 渡辺 正康 (外1名)

(54) 【発明の名称】 波形解析装置

(57) 【要約】

【目的】 波形表示データを自動的に分類し、しかも表示本数に見合った最適なフォーマットで表示することのできる波形解析装置を実現する。

【構成】 多チャンネルのアナログ入力信号を個別にAD変換する複数のAD変換器と、AD変換器に対して個別にサンプルレートとデータ長を制御するアキュジション制御回路と、AD変換された各チャンネルのデータを記憶するメモリと、スケールおよび波形を描画するための表示器と、アキュジション制御回路に対して各チャンネルごとのサンプルレートとデータ長を指定すると共にそのサンプルレートとデータ長を含む設定情報をメモリに記憶し、メモリに記憶された入力信号のデータと設定情報を読み込みデータの個数と各データの測定時間から最適な表示形式を決定し、スケールおよび波形データを表示器に描画する手段を備える。



【特許請求の範囲】

【請求項 1】 複数チャンネルのアナログ入力信号を個別にデジタル信号に変換する複数のアナログ・デジタル変換器と、

前記アナログ・デジタル変換器に対して個別にサンプルレートとデータ長を制御することのできるアキュイジション制御回路と、

前記デジタル変換された各チャンネルのデータを記憶するメモリと、

スケールおよび波形を描画するための表示器と、

前記アキュイジション制御回路に対して各チャンネルごとのサンプルレートとデータ長を指定すると共にそのサンプルレートとデータ長を含む設定情報をメモリに記憶し、前記メモリに記憶された入力信号のデータと前記設定情報を読み込みデータの個数と各データの測定時間から最適な表示形式を決定し、スケールおよび波形データを前記表示器に描画する手段を具備したことを特徴とする波形解析装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、波形解析装置に関し、詳しくは多チャンネルの波形データを扱う装置の波形表示方式の改善に関するものである。

【0002】

【従来の技術】 従来より、多チャンネルの波形解析装置においては 1 画面上に複数の波形を同時表示させる場合があるが、その際の波形表示方式は、オペレータの判断により図 6 に示すような数種類のフォーマットから所望のフォーマットを選択することにより表示する方式であった。図 6 (a) は 1 画面に 1 個のスケールで 1 波形表示する場合、同図 (b) は 2 個のスケールで各 1 波形ずつ表示する場合、同図 (c) は 4 個のスケールで 4 波形表示する場合、同図 (d) は 8 個のスケールで 8 波形表示する場合の表示形式をそれぞれ示す。

【0003】

【発明が解決しようとする課題】 しかしながら、このような表示方式では、多チャンネルになればなるほど横方向のスケール値が多様になる可能性が高く、スケール上に正しく波形表示させることが困難になるという欠点があった。

【0004】 本発明の目的は、多チャンネルであるがゆえに多種多様になる波形表示データを自動的に分類し、しかも表示本数に見合った最適なフォーマットで表示することのできる表示機能を持ち、波形表示のための煩雑な設定が不要な多チャンネルの波形解析装置を実現しようとするものである。

【0005】

【課題を解決するための手段】 このような目的を達成するために本発明では、複数チャンネルのアナログ入力信号を個別にデジタル信号に変換する複数のアナログ・デ

ジタル変換器と、前記アナログ・デジタル変換器に対して個別にサンプルレートとデータ長を制御することのできるアキュイジション制御回路と、前記デジタル変換された各チャンネルのデータを記憶するメモリと、スケールおよび波形を描画するための表示器と、前記アキュイジション制御回路に対して各チャンネルごとのサンプルレートとデータ長を指定すると共にそのサンプルレートとデータ長を含む設定情報をメモリに記憶し、前記メモリに記憶された入力信号のデータと前記設定情報を読み込みデータの個数と各データの測定時間から最適な表示形式を決定し、スケールおよび波形データを前記表示器に描画する手段を具備したことを特徴とする。

【0006】

【作用】 CPU からアキュイジション制御回路に各チャンネルのサンプルレートと測定データ長を指定する。アキュイジション制御回路はこの指定に基づき AD 変換器によりデジタル変換された入力信号をメモリに格納する。CPU はメモリから波形データと設定情報を読み込み、波形データ数と各波形データの測定時間を算出し、最適な表示形式を自動選択する。その後選択した表示形式に基づいてスケールおよび波形データを表示器に描画する。

【0007】

【実施例】 以下図面を用いて本発明を詳しく説明する。図 1 は本発明に係る波形解析装置の一実施例を示す構成図である。図において、1₁ ~ 1_n はアナログ入力信号、2₁ ~ 2_n はアナログ入力信号をデジタル信号に変換するアナログ・デジタル変換器（以下アナログ・デジタル変換を AD 変換と略す）、3 はサンプルレートとデータ長を制御できるアキュイジション制御回路、4 はデジタル変換された各入力信号を記憶するメモリ、5 は中央処理装置（以下 CPU という）、6 はプログラムが格納されたリード・オンリー・メモリ（ROM）、7 は内部メモリ（通常ランダム・アクセス・メモリ（RAM）が用いられる）、8 は表示器である。

【0008】 AD 変換器 2₁ ~ 2_n はアキュイジション制御回路 3 からのサンプルレートの指定に従ってアナログ入力信号を AD 変換する。各チャンネルごとの変換データはメモリ 4 に格納される。CPU 5 は、アキュイジション制御回路 3 に対して各チャンネルごとのサンプルレートおよびサンプルデータ数（これを設定情報という）をそれぞれ指定する機能、メモリ 4 に格納されたデータを読み込み、ROM に格納されている制御プログラムを実行して表示器 8 にスケールと波形を描画する機能、メモリ 4 から読み込んだデータを必要に応じて算術加工（例えば四則演算、高速フーリエ変換演算、データ間の演算等）しスケールと波形を表示器 8 に描画する機能等を有する。なお、上記設定情報はデータの測定開始前にメモリ 4 あるいは RAM 7（本実施例ではメモリ 4 に格納される場合を例にとる）に格納される。その設定は図示しない入力回路から CPU 7 に入力され、メモリ 4 に書き

込まれる。RAM 7 は一時的にデータやコマンドの保存に利用されるメモリである。

【0009】このような構成における動作を次に説明する。アキュイジション制御回路 3 は CPU 5 からサンプルレートとデータ個数が指定され、これに基づいて AD 変換器を制御して入力データをサンプルすると共にメモリ 4 に格納するデータの個数も制御する。メモリ 4 に格納されるチャンネルごとのデータ個数とその測定時間の情報は RAM に記憶される。

【0010】次に CPU 5 はメモリ 4 に格納されている入力信号の波形データを読み出し、ROM に書かれている制御プログラムによって表示器 8 にスケールと波形を描画する。また、読み込んだ波形データに対して必要に応じて算術加工を施し、加工されたデータについてのスケールで波形を描画することもできる。CPU は、波形描画の波形データをメモリ 4 から読み出す時、アキュイジション制御回路 3 に対して指定した設定情報（サンプルレートとデータ数）も RAM 6 あるいはメモリ 4 から読み込む。

【0011】アキュイジション制御回路 3 は 1 チャンネルごとにサンプルレートとデータ数の設定情報をそれぞれ設定することができるが、複数チャンネルを単位として共通設定するグループ設定とすることもできる。いずれにしても、メモリに格納されているデータの測定開始から終了までの時間は各チャンネルごとあるいはグループごとに異なる場合がある。例えば、入力 1_1 のデータは m 秒間サンプルされ（このデータをデータ a とする）、入力 1_2 は n 秒間（ $n < m$ ）サンプルされ（このデータをデータ b とする）た場合、データ a のスケールに描画した場合は図 2 の（a）のように表示され、データ b のスケールに描画した場合は図 2 の（b）のように表示される。図 2 の（a）の場合はデータ a、データ b 共に見えるが、図 2（b）の場合はデータ a が一部しか見えなくなってしまう。このような場合、図 3 に示すように表示の種類を変えて描画すると見やすくなる。多チャンネルの場合、表示の種類を選択・切り換えを手動で行うのはすべてのデータ測定時間を知った上で行う必要があり、操作も煩雑である。

【0012】本発明では次のような動作によりこれを自動的に行う。CPU 5 は波形解析装置で表示可能な表示形式（例えば、図 6 に示すような SINGLE、DUAL、QUAD、OCTAL 等の表示形式）と表示する波形の本数から最適なものを選出する。また CPU 5 はメモリ 4 に格納されているデータと設定情報から、データ

の個数、各データの測定時間の情報を作成し、この情報と表示形式とを組み合わせで表示する。例えば、測定時間が 2 種類（ m 秒と n 秒）のデータがそれぞれ 8 個ずつ合計 16 個（16 チャンネル分）あった場合、図 3 に示すように 4 組のグラフ（1 組当たり 4 個の波形が表示される）でなる表示形式となる。また同様にデータが 32 個（32 チャンネル分）あった場合は図 4 に示すような表示形式となる。

【0013】図 5 はメモリ 4 からデータを読み出し波形描画までの動作を示すフロー図である。設定情報を読み込んだ後、データ加工を行うものは所定のデータ加工を施し、スケールの描画と波形の描画を行うようになっている。どのデータについてどのような加工を施すかは予め設定できる。例えばその情報は RAM 7 に記憶され、CPU 5 により適宜参照できるようになっている。

【0014】なお、データ加工で FFT 演算を行った場合には、横軸が周波数軸となる。この場合も横軸の値が異なるデータについては表示形式の最適な組合せが自動的に選択される。

【0015】

【発明の効果】以上説明したように本発明によれば、多チャンネルのデータを表示するに際し横軸の値（スケール）が異なるデータについては自動的に最適な表示形式を選出し表示することができ、表示に関する複雑な操作を必要とせず、マンマシンインターフェースも簡易なものにできるという効果がある。

【図面の簡単な説明】

【図 1】本発明に係る波形解析装置の一実施例を示す構成図。

【図 2】スケールの異なる波形の表示例を示す図。

【図 3】スケールが 4 個の場合の表示形式を示す図。

【図 4】スケールが 8 個の場合の表示形式を示す図。

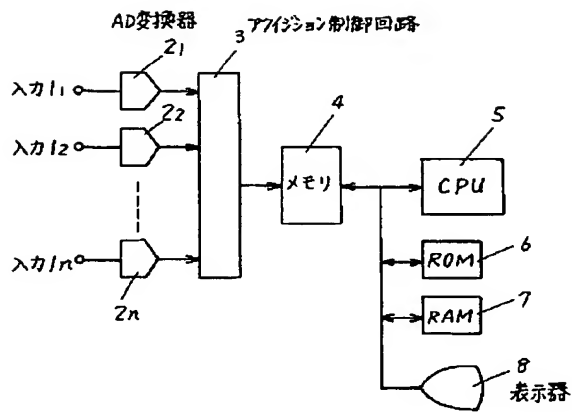
【図 5】データ読み込みから波形描画までの処理フローを示す図。

【図 6】各種表示形式を示す図。

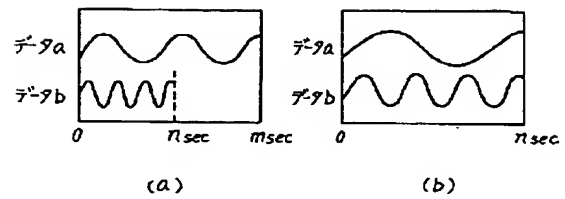
【符号の説明】

- 1₁ ~ 1_n 入力信号
- 2₁ ~ 2_n AD 変換器
- 3 アキュイジション制御回路
- 4 メモリ
- 5 CPU
- 6 ROM
- 7 RAM
- 8 表示器

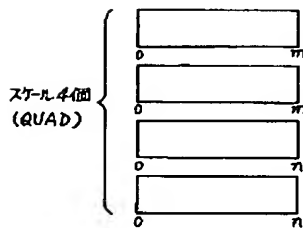
【図 1】



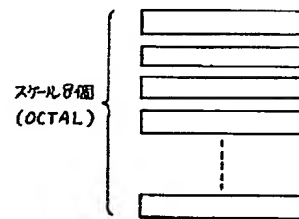
【図 2】



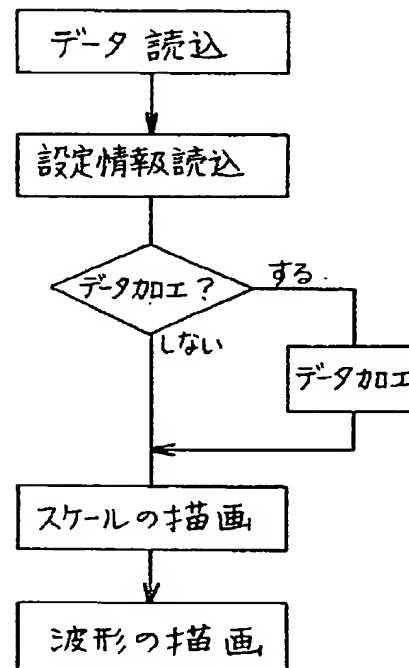
【図 3】



【図 4】



【図 5】



【図 6】

